

特開平7-288332

(43) 公開日 平成7年(1995)10月31日

(51) Int.CI. 6  
 識別記号 庁内整理番号 F I  
 H 01 L 31/0232  
 21/56 J  
 23/28 D 8617-4 M

H 01 L 31/02 D  
 31/10 A

審査請求 未請求 請求項の数 5 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願平6-255457

(71) 出願人 000005223

(22) 出願日 平成6年(1994)10月20日

富士通株式会社

(31) 優先権主張番号 特願平6-27066

神奈川県川崎市中原区上小田中1015番地

(32) 優先日 平6(1994)2月25日

▲高▼橋 栄悦

(33) 優先権主張国 日本 (JP)

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

石山 貴之

日本 (JP)

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

富士通株式会社内

(72) 発明者 渡辺 弘二

神奈川県川崎市中原区上小田中1015番地

(73) 代理人 弁理士 井桁 貞一

富士通株式会社内

最終頁に続く

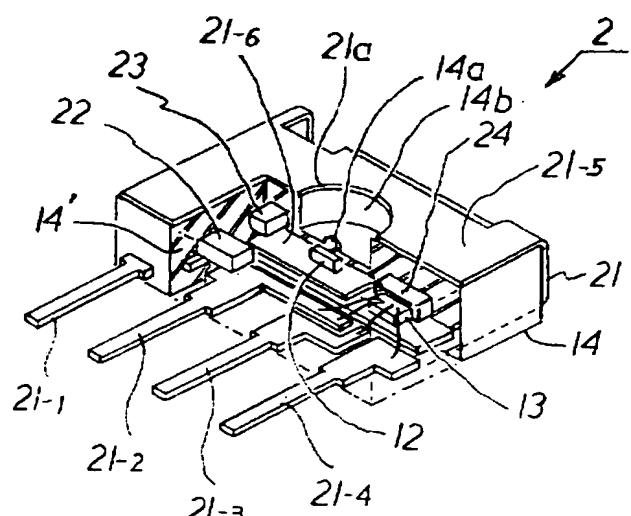
## (54) 【発明の名称】光素子組立体とその製造方法

## 本発明になる光素子組立体の構成を概略的に説明する図

## (57) 【要約】

【目的】 光素子とICチップとを持つ光素子組立体に關し、ノイズ抑制と確実なシールドを安価に実現して生産性向上を図ることを目的とする。

【構成】 外部接続端子を具えたリードフレームのデバイス搭載域に少なくとも光素子とその近傍に配置されるICチップとを実装した状態で、該光素子への光信号入出路が少なくとも透明になるように該デバイス搭載域の周囲を外部接続端子域を除いて樹脂封止してなる光素子組立体であって、樹脂封止される前の上記ICチップ13の表面が光不透過性樹脂24で被覆されていると共に、樹脂封止後の上記デバイス搭載域の上記光信号入出路を除く全周囲を前記リードフレーム21の接地用の外部接続端子に繋がるシールド片21-5で被覆して構成する。



載域を、箱形に形成された上記シールド片が内在し得るように上記デバイスと共に透明な樹脂で樹脂封止する工程、

とを含むことを特徴とする光素子組立体の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

【産業上の利用分野】本発明は光信号を電気信号に変換したまたは電気信号を光信号に変換する光関連装置（以下文中では光素子組立体とする）に係り、特に光素子と組み合わせてその近傍に配置される信号変換用ICへの光信号の影響をなくして光素子組立体としてのノイズ発生を抑制すると共に、特別なシールド部材を準備することなく光素子への光信号入出路領域を除く全周囲を確実にシールドして特性的に安定させた光素子組立体とその製造方法に関する。

【0002】最近の電子機器分野では取り扱う情報量の増加に伴って各装置間を繋ぐ信号線に光ケーブルを使用する場合が多くなっているが、光ケーブルを通して送られてくる光信号を電気信号に変換したまたは電気信号を光ケーブルに送り込む光信号に変換するには、少なくとも光素子と信号変換用ICとを具えた光素子組立体を光ケーブルと電子装置間に介在させる必要がある。

##### 【0003】

【従来の技術】図10は従来の光素子組立体の構成を製造方法と共に説明する概略図であり、(10-1)は構成を示す断面図(10-2)は内部の回路構成を示した図である。

【0004】なお図では受信用光素子組立体の場合を例として説明する。図10の(10-1),(10-2)で受信用の光素子組立体1は、個々に分離した4本の外部接続端子1

30 1<sub>1</sub>, 11<sub>2</sub>, 11<sub>3</sub>, 11<sub>4</sub>を持つリードフレーム11と、外部接続端子11<sub>1</sub>の所定域に搭載されているピン・フォトダイオードの如き受光素子12、外部接続端子11<sub>2</sub>の所定域に搭載されている信号変換用のICチップ13、各外部接続端子11<sub>1</sub>, 11<sub>2</sub>, 11<sub>3</sub>, 11<sub>4</sub>の先端のみが露出するよう例えれば破線Aで示す範囲の如く該受光素子12とICチップ13とをリードフレーム11の搭載域と共に角形ブロック状に封止する透明樹脂14'、該透明樹脂14'で封止された角形の透明樹脂体14の受光素子搭載面側を除く全周囲を覆う電磁波シールド部材15、および該受光素子搭載面側の受光素子12と対応する領域に設けた孔状の光ファイバ挿入部16aを除く全周囲を覆う光不透過性樹脂16'からなるモールド体16とで構成されている。

【0005】そしてこの場合の該光素子組立体1は、先ず上記リードフレーム11の外部接続端子11<sub>1</sub>の所定域に受光素子12を導電ペースト等で固定しまた接地端子となる外部接続端子11<sub>2</sub>の所定域にICチップ13を同様の手段で固定する。

【0006】次いで、受光素子12の電源電極を電源端子となる外部接続端子11<sub>4</sub>にまた出力電極をICチップ13にそれぞれ接続すると共に、ICチップ13の残り2個の

#### 【特許請求の範囲】

【請求項1】外部接続端子を具えたリードフレームのデバイス搭載域に少なくとも光素子とその近傍に配置されるICチップとを実装した状態で、該光素子への光信号入出路が少なくとも透明になるように該デバイス搭載域の周囲を外部接続端子域を除いて樹脂封止してなる光素子組立体であつて、

樹脂封止される前の上記ICチップの表面が光不透過性樹脂で被覆されていると共に、樹脂封止後の上記デバイス搭載域の上記光信号入出路を除く全周囲が前記リードフレームの接地用の外部接続端子に繋がるシールド片で被覆されていることを特徴とする光素子組立体。

【請求項2】請求項1記載の外部接続端子域を除く周囲を封止する樹脂が、前記シールド片を内在せるように成形されていることを特徴とする光素子組立体。

【請求項3】請求項1記載の光素子組立体の製造方法であつて、

箱形に折り込んだときに上記光素子への光信号入出路を除く周囲が覆い得るような展開外形と大きさを持つシールド片が接地用の外部接続端子に繋がった状態で形成されているリードフレームの上記デバイス搭載域に、上記光素子とICチップとを含むデバイスを実装する工程と、

実装された該ICチップの表面を光不透過性樹脂で被覆する工程と、

該リードフレームの外部接続端子域を除くデバイス搭載域を、実装されたデバイスと共に透明な樹脂で樹脂封止して透明樹脂体を形成する工程と、

上記シールド片の該透明樹脂体外面に沿う折り込みで、該透明樹脂体の周囲を被覆する工程、

とを含むことを特徴とする光素子組立体の製造方法。

【請求項4】請求項3記載の光素子組立体の製造方法に、

前記シールド片の光素子への光信号入出路を除く全周囲を覆う樹脂成形工程、

を含めることを特徴とする光素子組立体の製造方法。

【請求項5】請求項1記載の光素子組立体の製造方法であつて、

箱形に折り込んだときに上記光素子への光信号入出路を除く周囲が覆い得るような展開外形と大きさを持つシールド片が接地用の外部接続端子に繋がった状態で形成されているリードフレームの上記デバイス搭載域に、上記光素子とICチップとを含むデバイスを実装する工程と、

実装された該ICチップの表面を光不透過性樹脂で被覆する工程と、

上記シールド片を、そのデバイス搭載域が実装されたデバイスと共に内在するように折り込んで箱形に形成する工程と、

上記リードフレームの外部接続端子域を除くデバイス搭

各電極を出力端子となる外部接続端子 $11_{-3}$ と外部接続端子 $11_{-4}$ とに接続する。

【0007】その後、該リードフレーム11の上述した破線域Aを受光素子12・ICチップ13と共に透明樹脂14'で角形ブロック状に封止被覆して透明樹脂体14を形成し、続いてその表面所要域を例えばネサ膜からなる電磁波シールド部材15で覆いそれを接地端子となる上記外部接続端子 $11_{-2}$ に短絡せしめる。

【0008】更に、受光素子12と対応する領域に図示されない光ファイバを挿入するための光ファイバ挿入部16aが凹孔として形成されるように、上記領域Aを光不透過形樹脂16'で角形に封止してモールド体16を形成して図示の光素子組立体1を構成するようにしている。

【0009】なお、該透明樹脂体14の受光素子12と対応する光ファイバ挿入部16aに形成されている半球状凸レンズ14aは図示されない光ファイバからの光信号を受光素子12に集光させるものである。

【0010】かかる光素子組立体1では、受光素子12に入射する光信号がICチップ13で変換されて出力側の外部接続端子 $11_{-3}$ から出力されるので、該外部接続端子 $11_{-3}$ に繋がる電子装置に所要の電気信号を送達することができる。

#### 【0011】

【発明が解決しようとする課題】しかしかかる光素子組立体1では、近接して位置する光素子12とICチップ13が共に透明樹脂14'で被覆されているため光素子12に入射する光信号の一部がICチップ13を照射しそれを構成するトランジスタ等に作用してノイズを発生させことがあると言う問題があり、また電磁波シールド部材15の形成に特別な成膜工程が必要なることから工数が掛かって生産性の向上を期待することができないと言う問題があつた。

#### 【0012】

【課題を解決するための手段】上記課題は、外部接続端子を具えたリードフレームのデバイス搭載域に少なくとも光素子とその近傍に配置されるICチップとを実装した状態で、該光素子への光信号入出路が少なくとも透明になるように該デバイス搭載域の周囲を外部接続端子域を除いて樹脂封止してなる光素子組立体であって、樹脂封止される前の上記ICチップの表面が光不透過性樹脂で被覆されると共に、樹脂封止後の上記デバイス搭載域の上記光信号入出路を除く全周囲が前記リードフレームの接地用の外部接続端子に繋がるシールド片で被覆されている光素子組立体によって解決される。

【0013】また、外部接続端子を具えたリードフレームのデバイス搭載域に少なくとも光素子とその近傍に配置されるICチップとを実装した状態で、該光素子への光信号入出路が少なくとも透明になるように該デバイス搭載域の周囲を外部接続端子域を除いて樹脂封止してなる光素子組立体の製造方法であって、箱形に折り込んだ

ときに上記光素子への光信号入出路を除く周囲が覆い得るような展開外形と大きさを持つシールド片が接地用の外部接続端子に繋がった状態で形成されているリードフレームの上記デバイス搭載域に、上記光素子とICチップとを含むデバイスを実装する工程と、実装された該ICチップの表面を光不透過性樹脂で被覆する工程と、該リードフレームの外部接続端子域を除くデバイス搭載域を、実装されたデバイスと共に透明な樹脂で樹脂封止して透明樹脂体を形成する工程と、上記シールド片の該透明樹脂体外面に沿う折り込みで、該透明樹脂体の周囲を被覆する工程、とを含む光素子組立体の製造方法によって解決される。

#### 【0014】

【作用】ICチップの表面を光不透過性樹脂で覆うと光信号照射によるICチップとしてのノイズ発生を抑制することができる。

【0015】またリードフレームは金属板で形成されるものであるため、該リードフレームの一部をシールド板としてデバイス周囲を覆うことで光素子組立体としての電磁シールドを実現することができる。

【0016】そこで本発明では、リードフレームの光素子やICチップ等を実装する領域（以下文中ではデバイス実装域とする）の周囲が折り曲げ成形でカバーし得るような展開形状と大きさを持つシールド片が備えられたリードフレームを使用し、該リードフレームのデバイス実装域に実装されたICチップ表面を光不透過性樹脂で覆った後、図10同様の透明樹脂による成形工程で光素子組立半完成体を形成し、しかる後の上記シールド片の折り曲げで該光素子組立半完成体をカバーすることで、光素子組立体としてのノイズ発生の抑制と確実な電磁シールドとを実現するようしている。

【0017】従つて、ノイズ抑制と特別なシールド部材なしの確実な電磁シールドとが共に実現できる光素子組立体を容易に構成することができる。

#### 【0018】

【実施例】図1は本発明になる光素子組立体の構成を概略的に説明する図であり、図2は図1に示す実施例の製造工程説明図（その1）、図3は図1に示す実施例の製造工程説明図（その2）、図4は図1に示す実施例の製造工程説明図（その3）である。

【0019】また図5は光素子組立体の他の構成例を説明する図、図6は光素子組立体の第3の構成例を説明する図、図7は光素子組立体の他の製造方法を工程的に説明する図（その1）、図8は光素子組立体の他の製造方法を工程的に説明する図（その2）、図9は光素子組立体の他の製造方法を工程的に説明する図（その3）である。

【0020】なお図ではいずれも、図10の光素子組立体で外付けとしたコンテンツを内蔵させた場合を例としているので、リードフレームのデバイス実装域での回路構

成は図10と異なっているが、機能的には図10の光素子組立体に対応させているので図10と同じ対象部材・部位には同一の記号を付して表わしていると共に重複する説明についてはそれを省略する。

【0021】図1で本発明になる受信用としての光素子組立体2は、個々に分離した4本の外部接続端子21<sub>1</sub>、21<sub>2</sub>、21<sub>3</sub>、21<sub>4</sub>と、その内のアナログ信号接地用の外部接続端子21<sub>1</sub>に続くシールド片21<sub>5</sub>、該各外部接続端子21<sub>1</sub>～21<sub>4</sub>の内側にそれぞれ独立して位置する光素子搭載ステージ21<sub>6</sub>、図示されない共通端子21<sub>7</sub>、とを備えたリードフレーム21と、上記外部接続端子21<sub>1</sub>の所定域とそれに隣接して位置する電源端子用の外部接続端子21<sub>2</sub>の所定域間に跨がって実装される第1のチップコンデンサ22、該外部接続端子21<sub>1</sub>の所定域とそれに隣接する上記光素子搭載ステージ21<sub>6</sub>の所定域間に跨がって実装される第2のチップコンデンサ23、上記光素子搭載ステージ21<sub>6</sub>に搭載される受光素子12、出力用の外部接続端子21<sub>4</sub>近傍の該リードフレーム21上に搭載されるICチップ13、該ICチップ13の表面を被覆する光不透過性樹脂24、および上記受光素子12と各チップコンデンサ22、23とをそれぞれの外部接続端子先端のみが露出するようにリードフレーム21のデバイス搭載域と共に図10同様の角形ブロック状に封止する透明樹脂14'を少なくとも含んで構成されている。

【0022】なお、上記リードフレーム21のシールド片21<sub>5</sub>は例えば上述したデバイス搭載域とほぼ同じ大きさに形成されているものであり、そのほぼ中央域には図10で説明した光ファイバ挿入部16aに対応する大きさの孔21aが形成されている。

【0023】そこで、先ず上記各チップコンデンサ22、23と光素子12およびICチップ13をリードフレーム21のそれぞれの所定位置に導電ペースト等で固定した後、光素子12の電極を上記共通端子21<sub>7</sub>に接続する。

【0024】またICチップ13は、その電源電極を外部接続端子21<sub>2</sub>と、アナログ信号用の接地電極を外部接続端子21<sub>1</sub>と、ディジタル信号用の接地電極を外部接続端子21<sub>3</sub>と、出力電極を外部接続端子21<sub>4</sub>と、電源供給電極を上記光素子搭載板21<sub>6</sub>と、更に入力電極を共通端子21<sub>7</sub>とそれぞれ接続する。

【0025】次いで該ICチップ13の表面を光不透過性樹脂24で被覆する。続いて、光素子12と対応する位置に図10で説明した光ファイバ挿入部16aと同じ大きさで中央部に凸の半球レンズ14aを持つ凹み孔14bが形成されるよう、外部接続端子領域を除くデバイス搭載域全周囲を図10同様に透明樹脂14'で封止して角形ブロック状の透明樹脂体14を形成し、かかる後に該リードフレーム21の上記シールド片21<sub>5</sub>を該透明樹脂体14の表面と接するよう折り込むことで、図示の如き光素子組立体2を構成することができる。

【0026】かかる光素子組立体2では、受光素子12に

入射する光信号の一部が近接配置されているICチップ13を照射しても上記光不透過性樹脂24'で遮断されるので、従来発生していたノイズが抑制できると共に特別な電磁シールド部材を準備することなく確実な電磁シールドを得ることができる。

【0027】以下図2～図4で、該光素子組立体2の製造方法例を工程的に説明する。本発明を実現するリードフレームを示す図2で、外部接続端子21<sub>1</sub>、21<sub>2</sub>、21<sub>3</sub>、21<sub>4</sub>とシールド片21<sub>5</sub>および光素子搭載ステージ21<sub>6</sub>、共通端子21<sub>7</sub>はいずれも図1で説明したものであり、それぞれの領域は例えばタイバーt<sub>1</sub>～t<sub>9</sub>によって2本の帯状材21'に連結されている。

【0028】なお図の破線Bで示す領域が図10の破線Aで示す範囲に対応するデバイス搭載域である。そこで、図1における各チップコンデンサ22、23と光素子12およびICチップ13を該リードフレーム21のそれぞれの所定位置に導電ペースト等で固定し、更に各デバイスと該リードフレーム21の各端子およびステージ間を図1で説明したように通常のボンディング技術で接続して図3の(3-1)で示す状態にする。

【0029】次いで(3-2)に示すようにICチップ13の表面に例えば150°C程度で軟化する黒色エポキシ樹脂の如き光不透過性樹脂24を表面を覆うに足る量だけ滴下すると、該ICチップ13の表面を(3-3)で示すように該光不透過性樹脂24でカバーすることができる。

【0030】かかる後、図2におけるデバイス搭載域Bを図10の透明樹脂14'で図1で説明した凹み穴14bを持つ角形ブロック状に被覆成形して透明樹脂体14を形成すると、図4の(4-1)で示す状態にすることができる。

【0031】以後、図2の各タイバーt<sub>1</sub>～t<sub>9</sub>を切断除去すると共に、各帯状材21'との接続部を切断し、更に上記シールド片21<sub>5</sub>を該透明樹脂体14の表面に沿って折り込むことで、所要の光素子組立体2を図(4-2)に示すよう得ることができる。

【0032】かかる光素子組立体2では、光素子12と対応する領域に設けた上記凹み穴14bとリードフレーム21のシールド片21<sub>5</sub>に設けられた孔21aとが対応しているので、該凹み穴14bに形成されている凸の半球レンズ14aによる集光効果によって光ファイバからの光信号を効率よく電気信号に変換することができる。

【0033】更にリードフレーム21の上記シールド片21<sub>5</sub>がそのまま電磁シールド部材として利用できるので、特別な電磁シールド部材を準備することなく所要の光素子組立体を容易且つ安価に構成することができる。

【0034】図5は図2で説明した光素子組立体2における電磁シールド効果を更に高めるために実現させたものであり、(5-1)は適用させるリードフレームの形状を示した(5-2)は完成時の状態を示したものである。

【0035】すなわち図5の(5-1)でこの場合のリードフレーム31は、上記リードフレーム21のシールド片21<sub>5</sub>

の領域のみを、上記透明樹脂体14の表面に沿って折り込んだときに該透明樹脂体14の全周囲がカバーし得るような展開図状に拡大したシールド片31<sub>-1</sub>に置き換えたものであり、その他のパターンは上記シールド片21<sub>-5</sub>と同様に形成されているものである。

【0036】従って、以下図3～図4で説明した工程を経た後、該シールド片31<sub>-1</sub>を透明樹脂体14の外面に沿う破線C、D、Eで折り曲げることで、所要の光素子組立体3を図(5-2)に示すように得ることができる。

【0037】かかる光素子組立体3ではデバイス搭載域の全周囲が上記シールド片31<sub>-1</sub>でカバーされることになるので、特別なシールド部材を準備することなく図1の場合より更に確実な電磁シールドが実現できるメリットがある。

【0038】光素子組立体としての第3の構成例を説明する図6は、表面を絶縁性樹脂で被覆した光素子組立体の構成を示したものである。すなわち図5で説明した光素子組立体3に適用させる場合を例とする図6で、(6-1)は被覆樹脂の形成方法を概略的に例示説明する図であり、(6-2)は完成時の状態を示した図である。

【0039】被覆樹脂形成時の状態を示す図(6-1)で被覆樹脂形成用の金型6は、上述した光素子組立体3の外部接続端子域を除くシールド部本体が僅かな余裕をもって挿入し得るキャビティ61aが形成されている下型61と該下型61の上面で組み合わされる上型65とで構成されている。

【0040】そして下型61のキャビティ61aには、光素子12を上面側とした上記光素子組立体3を例えればその外部接続端子域で位置決めして固定し得る等の図示されない手段と、エJECT機構部62とが設けられている。

【0041】また上型65には、上記下型61に位置決めされた光素子組立体3のシールド片31<sub>-1</sub>上の孔21aと対応する位置に該孔21に嵌入して透明樹脂体14の表面に接触し得る突起65aと、樹脂注入用のゲート65bとが設けられている。

【0042】そこで、上型65に対して開離した状態にある上記下型61のキャビティ61aに図5で説明した光素子組立体3を光素子12が上面側を向くようにセッティングして位置決めした後上記上型65と該下型51との接触で両者を組み合わせると、外部接続端子域を除くシールド部本体の全周囲に隙間がある図の状態にすることができる。

【0043】従って、上型65のゲート65bから被覆用の成形樹脂41'を注入することで、外部接続端子域を除く全周囲が該樹脂41'で被覆された光素子組立体4を図(6-2)に示すように構成することができる。

【0044】かかる光素子組立体4ではリードフレームに繋がるシールド片が表面に露出することができないので、該シールド片領域に特別な表面処理を施すことなく周囲雰囲気や環境等によるシールド片としての銷発生や変質

等が抑制できると共に、表面が絶縁樹脂で被覆されているので狭隘部や回路近接部等への装着も自由に行なえるメリットがある。

【0045】なお、かかる光素子組立体4では被覆樹脂41'を透明樹脂に限定する必要がなく如何なる樹脂にも適用し得ることから、樹脂としての価格や成形性、色調等を考慮して樹脂が自由に選択し得るメリットもある。

【0046】光素子組立体としての他の製造方法を示す図7～図9は、図2で説明したリードフレーム21を使用して光素子組立体を構成する場合を例としたものである。すなわち図7の(7-1)は、図3で説明した状態にあるリードフレームを表わしている。

【0047】そこで該リードフレーム21のシールド片21<sub>-5</sub>に繋がるタイバーt<sub>7</sub>、t<sub>8</sub>を切断除去した後、舌片状になった該シールド片21<sub>-5</sub>のデバイス搭載域との連結部を、該シールド片21<sub>-5</sub>の孔21aがデバイス搭載域の光素子12と対応するように例えば図示のE、F線でそれぞれ谷折りして(7-2)に示す状態にする。

【0048】次いで、図4で説明した透明樹脂体14の形成方法と同様の樹脂成形技術で透明樹脂体を形成する。図8の(8-1)はこの場合の樹脂成形時の状態を示した図である。

【0049】すなわちこのときの樹脂成形用の金型7は、図7の(7-2)における外部接続端子域を除く上記デバイス搭載域がシールド片21<sub>-5</sub>と共に僅かな余裕をもって挿入し得るキャビティ71aが形成されている下型71と該下型71の上面で組み合わされる上型75とで構成されている。

【0050】そして下型71のキャビティ71aには、シールド片21<sub>-5</sub>ひいては光素子12を上側とした上記リードフレーム21を例えればその外部接続端子域で位置決めして固定し得る等の図示されない手段と、エJECT機構部72とが設けられている。

【0051】また、上型75には樹脂注入用のゲート75aが設けられている。そこで、上型75に対して開離した状態にある上記下型71のキャビティ71aに上記リードフレーム21をそのシールド片21<sub>-5</sub>が上側を向くようにセッティングして位置決めした後、上記上型75を該下型71と組み合わせた状態で該上型75のゲート75aから透明樹脂14'を注入することで、帯状材21'に繋がった外部接続端子域を除く全周囲が該透明樹脂14'で封止された光素子組立半完成体5'を図(8-2)に示すように形成することができる。

【0052】従って、以下上記リードフレーム21のタイバーt<sub>1</sub>～t<sub>5</sub>を切断除去すると共に各外部接続端子21<sub>-1</sub>～21<sub>-4</sub>と帯状材21'との連結部を切断することで、所要の光素子組立体5を図9に示すように得ることができる。

【0053】かかる光素子組立体5の製造方法では、図6で説明した光素子組立体4と同様に表面が絶縁性樹脂で覆われた光素子組立体が一回の樹脂成形工程で構成し

得るので、上記光素子組立体4より効率よく構成できる  
メリットがある。

## 【0054】

【発明の効果】 上述の如く本発明により、光素子組立体としてのノイズ発生の抑制と確実な電磁シールドとが同時に効率よく実現できる光素子組立体とその製造方法を提供することができる。

【0055】 なお本発明の説明では光素子が受光素子である場合を例としているが、該光素子をLEDの如き発光素子に代えても同等の効果を得ることができる。また本発明の説明では、リードフレームのシールド片に設ける光素子への光信号入出路を非シールド域とする手段が丸孔である場合を例示しているが、例えば角孔やスリット等の他の手段でも同等の効果が得られることは明らかである。

## 【図面の簡単な説明】

【図1】 本発明による光素子組立体の構成を概略的に説明する図。

【図2】 図1に示す実施例の製造工程説明図（その1）。

【図3】 図1に示す実施例の製造工程説明図（その2）。

【図4】 図1に示す実施例の製造工程説明図（その3）。

【図5】 光素子組立体の他の構成例を説明する図。

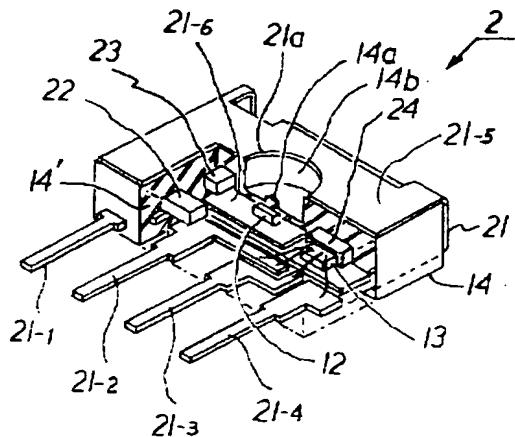
【図6】 光素子組立体の第3の構成例を説明する図。

【図7】 光素子組立体の他の製造方法を工程的に説明する図（その1）。

【図8】 光素子組立体の他の製造方法を工程的に説明する図（その2）。

【図1】

本発明による光素子組立体の構成を概略的に説明する図



【図9】 光素子組立体の他の製造方法を工程的に説明する図（その3）。

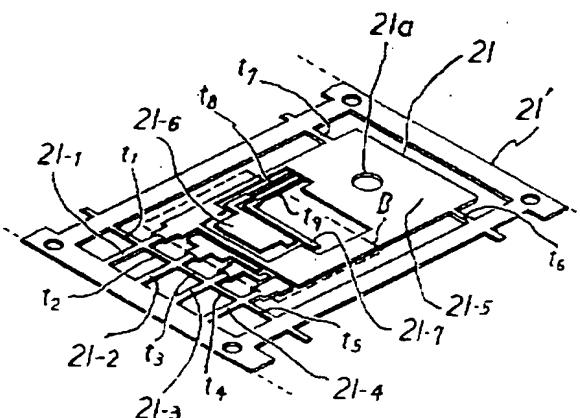
【図10】 従来の光素子組立体の構成を製造方法と共に説明する概略図。

## 【符号の説明】

2,3,4,5	光素子組立体	
5'	光素子組立半完成体	
6	金型	
12	光素子（受光素子）	13 I C
10	チップ	
14	透明樹脂体	14' 透明
	樹脂	
14a	凸の半球レンズ	14b 凹み
	孔	
21,31	リードフレーム	21' 帯状
	材	
21-1～21-4	外部接続端子	21-5 シー
	シールド片	
21-6	光素子搭載ステージ	21-7 共通
20	端子	
21a	孔	
22,23	チップコンデンサ	24 光不
	透過性樹脂	
31-1	シールド片	
41'	被覆樹脂	
61,71	下型	61a,71a
	キャビティ	
62,72	エJECT機構部	
65,75	上型	65a 突起
30	65b,75a ゲート	

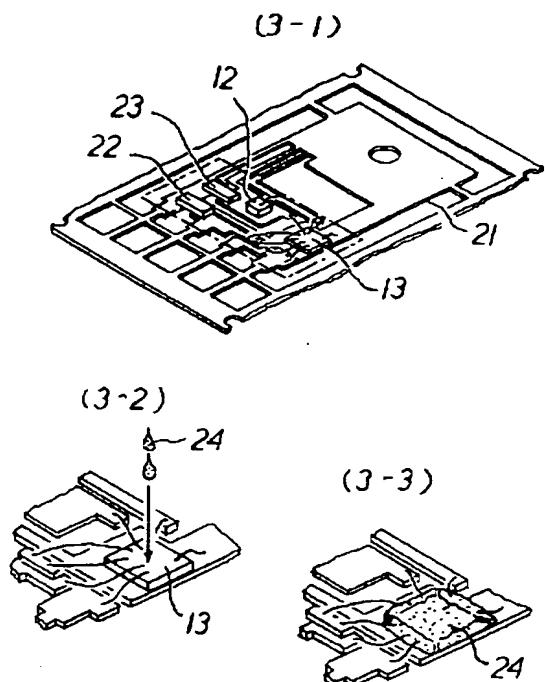
【図2】

図1に示す実施例の製造工程説明図（その1）



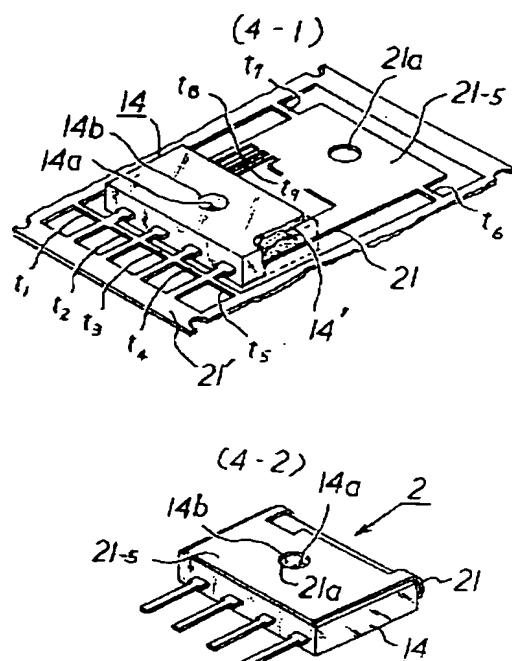
【図3】

図1に示す実施例の製造工程説明図（その2）



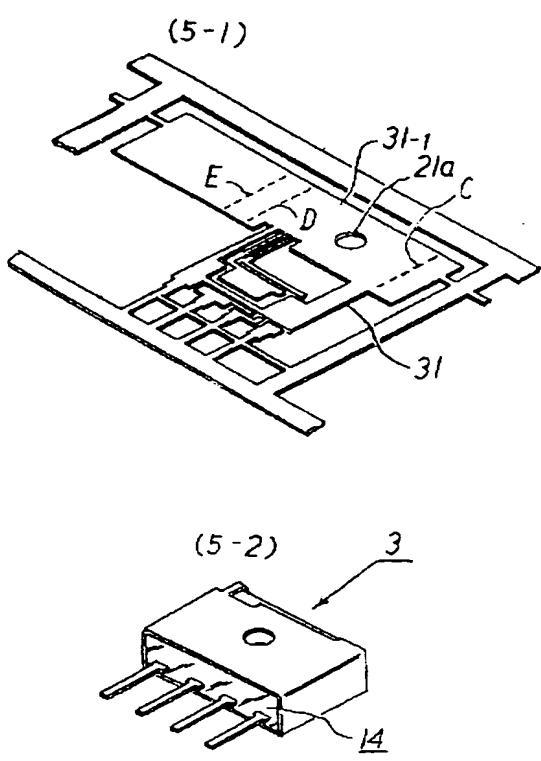
【図4】

図1に示す実施例の製造工程説明図（その3）



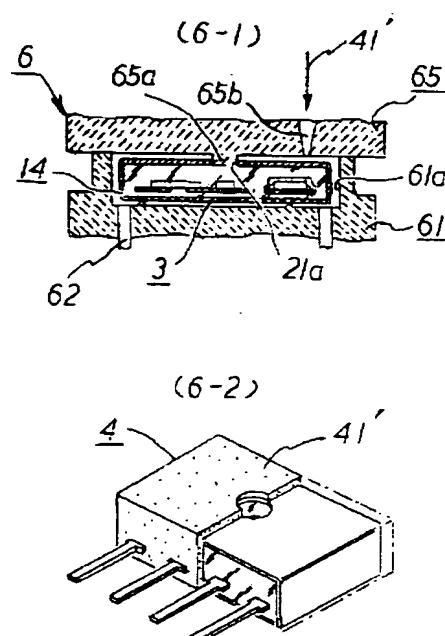
【図5】

光素子組立体の他の構成例を説明する図



【図6】

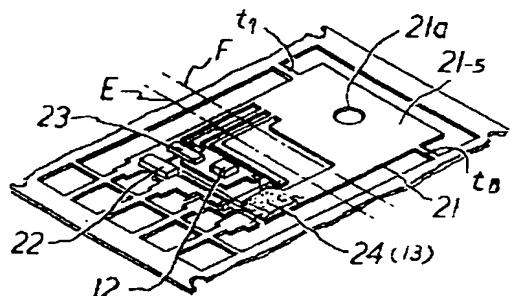
光素子組立体の第3の構成例を説明する図



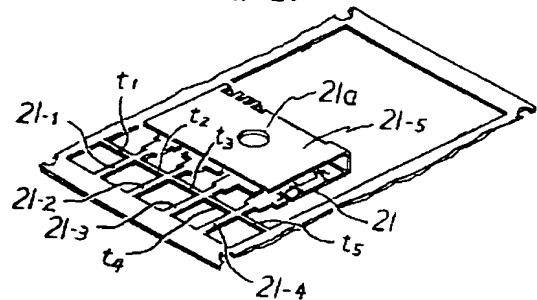
【図7】

光素子組立体の他の製造方法を工程的に説明する図（その1）

(7-1)



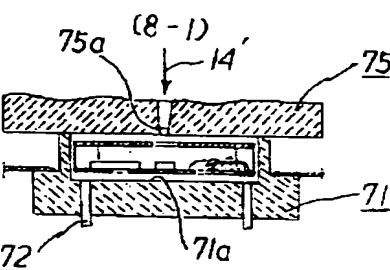
(7-2)



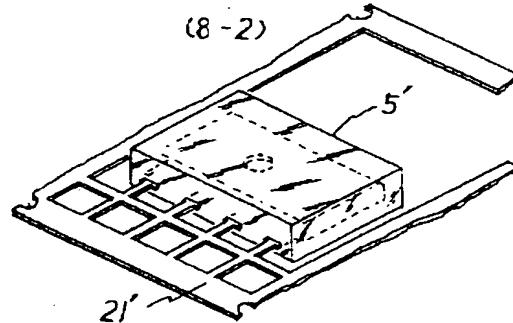
【図9】

【図8】

光素子組立体の他の製造方法を工程的に説明する図（その2）



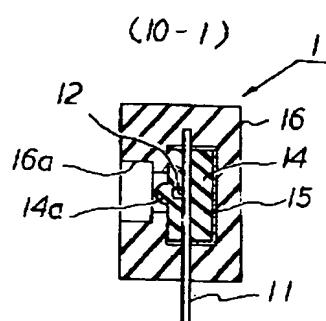
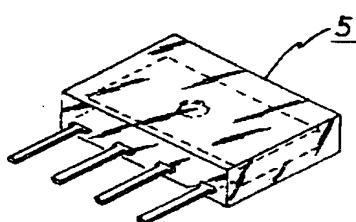
(8-2)



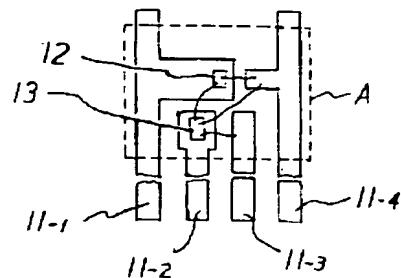
【図10】

光素子組立体の他の製造方法を工程的に説明する図（その3）

従来の光素子組立体の構成を製造方法と共に説明する概略図



(10-2)



フロントページの続き

(51)Int.Cl.<sup>6</sup>  
H 01 L 31/10

識別記号 庁内整理番号  
F I

技術表示箇所

(72)発明者 久保 真一  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72)発明者 二木 和之  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**